

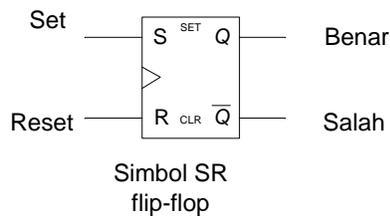
BAB 9. FLIP-FLOP

Flip-flop merupakan rangkaian yang dapat memiliki output dengan dua keadaan berlainan yang stabil pada saat yang sama. Rangkaian ini umum digunakan pada elemen memori, counter, register dan sebagainya. Flip-flop dikelompokan atas beberapa jenis RS, JK, D dan T.

A. SR Flip-flop

Merupakan dasar dari flip-flop jenis lain dengan dua output yang saling berlawanan yaitu Q dan \bar{Q} dan dua buah input yaitu R (reset) dan S (set).

Digunakan pada rangkaian digital komputer dengan menggunakan sinyal logik 1 atau 0. Flip-flop ini mempunyai dua masukan yaitu:



Cara kerja:

Apabila muatan keluaran Q sekarang berada pada keadaan 0 untuk membuatnya menjadi satu maka harus diberikan pada set (Set). Dan untuk mengembalikan nilai Q kembali menjadi 0 maka dilakukan trigger pada reset (R)

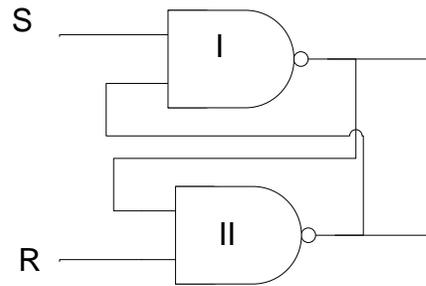
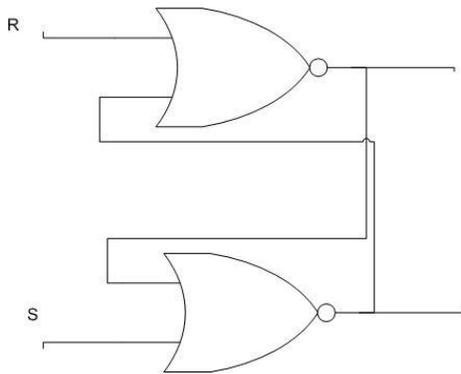
Apabila output $Q = 0$ maka untuk menjadinya menjadi 1 harus diberikan trigger pada S

Tabel kebenaran SR flip-flop dapat dilihat sebagai berikut:

INPUT	OUTPUT	
	R	Q
0	0	Tidak berubah (keadaan terakhir)
0	1	0 (reset)
1	0	1 (set)
1	1	Tidak diperkenankan

Untuk keadaan input $SR = 11$ maka keadaan output tidak diperbolehkan (dihindarkan) karena kedua output yaitu Q dan \bar{Q} pada keadaan sama hal ini tidak sesuai dengan fungsi SR fli-flop sebagai mana mestinya.

SR flip-flop dapat dibangun dengan dua buah gerbang NOR atau NAND yang mengandung dua input dan dua output

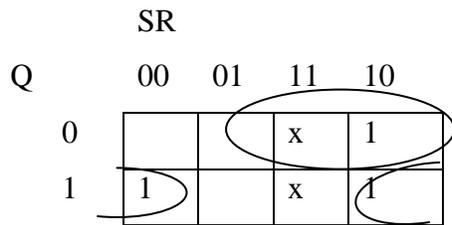


Output dari kedua gerbang diatas disesuaikan dengan tabel kebenaran yang dimiliki oleh masing-masing gerbang yang telah dibahas pada bab sebelumnya.

Tabel masukan :

S	R	Q	Q+
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	Terlarang
1	1	1	Terlarang

Peta Karnaugh



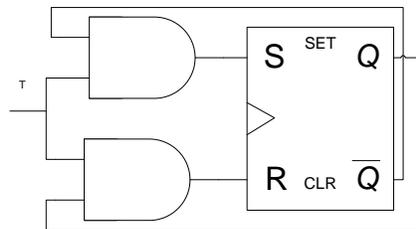
Persamaan pada SR flip-flop $Q^+ = S + RQ$ dimana $SR = 0$

Flip-flop akan berubah pada output jika ada perubahan pada input dengan menggunakan clock gerbang logika sebagai sinyal penabuh untuk menyerempakan flip-flop.

B. T Flip-flop

Memiliki sifat yang selalu berubah keadaanya setiap masukan mendapat sinyal pemacu (trigger) dengan sifat ini flip-flop T sering disebut sebagai flip-flop Togle. Memiliki satu bagian masukan dengan dua keluaran.

Dapat disusun dari satu flip-flop RS dan dua gerbang AND



Tabel kebenaran

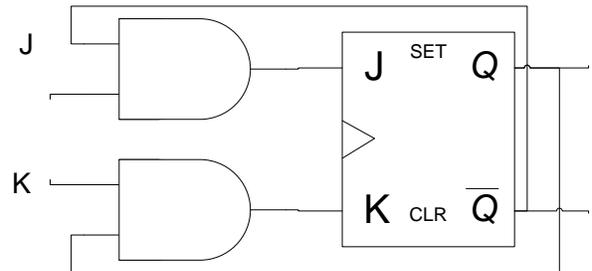
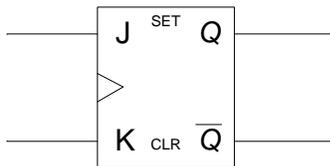
T	Q	Q+
0	0	0
0	1	1
1	0	1
1	1	0

Perubahan pulsa dari 0 ke 1 disebut sebagai naik atau pulsa positif dan perubahan dari 1 menuju 0 disebut sebagai pulsa turun atau pulsa negatif.

Persamaan pada T flip-flop $Q_+ = \bar{T}Q + T\bar{Q}$

C. JK Flip-flop

Digunakan untuk memperbaiki keadaan yang tidak diperkenankan pada SR flip-flop yang tidak mengizinkan pemberian masukan S dan R dengan 1. Flip-flop ini mempunyai dua input J dan K berfungsi sama dengan input pada SR di flip-flop SR yang membedakan bahwa J dan K jika memiliki input = 1 maka akan membuat JK flip-flop berfungsi sebagai flip-flop T



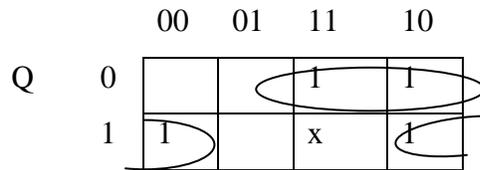
Simbol JK flip-flop

Tabel kebenaran:

J	K	Q	Q ⁺
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Peta Karnaugh

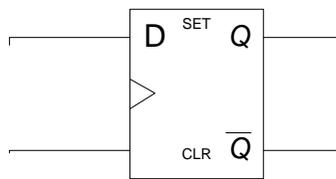
JK



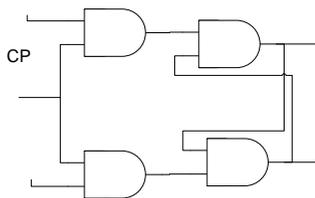
Persamaan pada JK flip-flop: $Q^+ = J\bar{Q} + Q\bar{K}$

D. D Flip-flop

Berasal dari kata delay yang mempunyai satu masukan dan banyak dipakai sebagai sel memori pada komputer dilengkapi dengan trigger pada masukan.



D



Tabel kebenaran

D	Q	Q ⁺
0	0	0
0	1	0
1	0	1
1	1	1