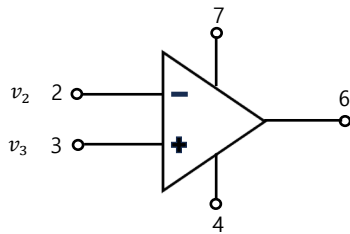


Chapter 5. 연산증폭기

5.1 연산증폭기의 구조

(1) 연산증폭기의 기능과 명칭

(연산)증폭기는 두 신호의 차이를 증폭시켜주는 소자입니다



- ① 위에서 말한 두 신호는 2번 핀과 3번 핀인 v_2, v_3 를 말하며, 이 두 신호의 차이를 증폭시켜 6번 핀의 v_0 가 됩니다

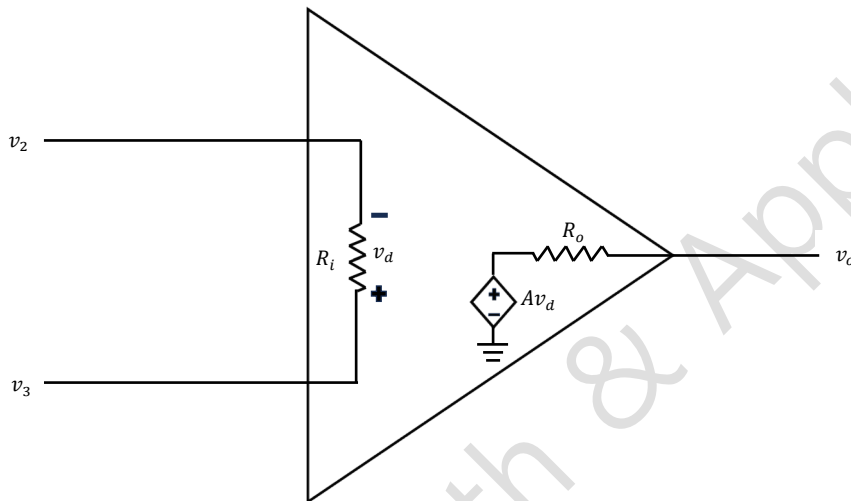
$$v_0 = A(v_3 - v_2)$$

- ② 2번 핀인 v_2 를 반전 신호라고 하며, 이 의미는 v_0 의 신호를 반전시키는데 기여한다는 의미로 음의 출력에 기여한다는 의미입니다
- ③ 3번 핀인 v_3 를 비반전 신호라고 하며, 이 의미는 v_0 의 신호와 부호가 같다는 의미입니다
- ④ 4번 핀과 7번 핀은 증폭기가 동작할 수 있도록 전원을 공급합니다

Chapter 5. 연산증폭기

(2) 연산증폭기의 등가회로

(연산)증폭기의 등가회로는 *VCVS*입니다



	실제	이상
개방루프이득(A)	$10^5 \sim 10^8$	∞
입력저항(R_i)	$10^5 \sim 10^{13}$	∞
출력저항(R_o)	$10 \sim 100$	0

실제 증폭기의 입력저항은 매우 크고, 출력저항은 매우 작기 때문에 이상적으로 위의 표와 같이 됩니다.

Chapter 5. 연산증폭기

ex) 개방루프 전압이득이 2×10^5 , 입력저항이 $2[M\Omega]$, 출력저항이 $50[\Omega]$ 일 때, v_o 를 구하시오

